This Page Is Inserted by IFW Operations and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents will not correct images, please do not report the images to the Image Problem Mailbox.

PATENT ABSTRACTS OF JAPAN

(11)Publication number:

2002-290980

(43) Date of publication of application: 04.10.2002

(51)Int.CI.

H04N 9/07 H01L 27/146 H01L 27/14 H03M 1/38 H04N 5/335 H04N 9/04

(21)Application number: 2001-089428

(71)Applicant: MINOLTA CO LTD

(22)Date of filing:

27.03.2001

(72)Inventor: KAKUMOTO KENICHI

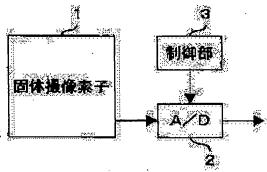
HAGIWARA YOSHIO

(54) A/D CONVERTER AND IMAGING UNIT PROVIDED WITH THE SAME

(57) Abstract:

PROBLEM TO BE SOLVED: To provide an A/D converter with which an electric signal outputted from a solid-state image pickup device is converted to a digital signal and white balancing can be applied at the same time.

SOLUTION: When converting various kinds of chrominance signals converted in terms of natural logarithm to the quantity of incident light outputted from a solid-state image pickup device 1 to a digital signal by an A/D converter 2, DC voltages VDD and VSS to be applied for generating a reference voltage in the A/D converter 2 are switched by a control part 3 for each kind of chrominance signals. Thus, white balancing can be applied while removing the offset voltage of each chrominance signal.



(I2)公開特許公報 (A)

特開2002-290980 (P2002-290980A) (43)公爾日 平成14年10月4日(2002.10.4)

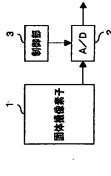
(11)特許出願公開番号

H 0 4 N 9/07 H 0 1 L 27/146 27/14 H 0 3 M 1/38				
		H 0 4 N	9/07 C 4	4M118
		H 0 3 M	1/38	50024
		H 0 4 N	Ъ	50065
			9/04 B	5,1022
H 0 4 N 5/335		H01L	27/14 A	
	毎査請求 未額求 額次項の数 9	OL	(≇1	(全14頁) 最終頁に続く
(21)出願番号 特閣	特顏2001-89428(P2001-89428)	(71)出版人	(71)出版人 000006079	
			ミノルタ株式会社	
(22)出顧日 平月	平成13年3月27日(2001.3.27)		大阪府大阪市中央区安土町二丁目3番13号	t町二丁目3番13号
			大阪国際アル	
		(72)発明者	角本一株一	
			大阪市中央区安土町二丁目3番13号	FB3番13号 大阪
			国際ピル ミノルタ株式会社内	式会社内
		(72)発明者	萩原 鉄雄	
			大阪市中央区安土町二丁目3番13号	F目3番13号 大阪
			国際ピル ミノルタ株式会社内	式会社内
		(74)代理人	100085501	
			弁理士 佐野 静夫	(外1名)

(54) 【発明の名称】A/D変換器及びこのA/D変換器を備えた協像装置

「課題】本発明は、固体撮像素子から出力される電気値 を施すことができるA/D変換器を提供することを目的 号をデジタル信号に変換すると同時にホワイトパランス

準電圧を生成するために与えられる直流電圧VDD, VSS よって、A/D変換器2で、各色値号のオフセット電圧 対して自然対数的に変換された各種色信号をA/D変換 【解決手段】固体協像素子1より出力される入射光量に 器2でデジタル届号に変換する際、A/D変換器2で基 が色信号の種類毎に制御部3によって切り換えられる。 を除去して、ホワイトバランスを施すことができる。



【翻水項1】 入射光量に対して自然対数的に変換され **た電気信号を出力する複数の画素を備えるとともに各画 素に複数種類のカラーフィルタを設けて前記電気信号を** 色信号として出力する固体機像素子から出力される各種 類の色個号を、各色信号の信号レベルを複数の基準電圧 と比較することによってデジタル信号に変換するA/D 枚数器において、

前記複数の基準電圧を生成するために与えられる第1電 め、歓第1電圧と歓第2電圧の差は一定のままであるこ 圧と第2位圧の値が前配色信号の種類に応じて異なる とを特徴とするA/D変換器。

れに与える複数の前記基準電圧を生成する基準電圧生成 前記基準電圧生成回路に与えられる前記第1電圧及び前 該第1頃圧と該第2電圧の差は一定のままであることを 【翻求項2】 複数の比較器と、該複数の比較器それぞ 記第2閏圧の値が前記色信号の粗類に応じて異なるが、 回路とを有する並列比較方式のA/D変換器であり、 特徴とする額水項1に記載のA/D変換器。

【請求項3】 複数の比較器と、該複数の比較器それぞ れに与える複数の前記基準電圧を生成する基準電圧生成 数第1位圧と該第2電圧の差は一定のままであることを 前記基準電圧生成回路に与えられる前記第 1 電圧及び削 回路とを有する直並列比較方式のA/D変換器であり、 記第2世氏の値が前記色信号の種類に応じて異なるが、 特徴とする翻求項1に記載のA/D変換器。

【翻次頃4】 前記固体撮像菜子からの出力を各ピット るD/A変換器とを有する逐次比較方式のA/D変換器 毎に比較する比較器と、該比較器の比較結果に応じて各 ピット毎に前記基準電圧を生成して前記比較器に出力す

2 電圧の値が前記色信号の種類に応じて異なるが、該第 | 電圧と該第2電圧の差は一定のままであることを特徴 前記D/A変換器に与えられる前記第1電圧及び前記第 とする額枚項1に記載のA/D変換器。 であり、

【翻求項5】 前記色信号の各種類毎に与えられる前記 第1年圧及び前記第2年日は、前記色信号の各種類毎の オフセット電圧に応じた値であることを特徴とする翻求 【翻求項6】 前記複数種類の色信号が入力されるとと もに、前記第1電圧及び前記第2電圧が、入力された前 記色信号の種類毎に切り換えられることを特徴とする額 頃1~請求頃4のいずれかに記載のA/D変換器。

【翻求項7】 入射光量に対して自然対数的に変換され **た電気信号を出力する複数の画案と、該複数の画案の光 電変換部に設けられた複数種類のカラーフィルタとを有** 校頃1~韓校頃5に記載のA/D 変換器。 する固体機像素子と、

南宋頃1~翻求頃6のいずれかに記載のA∕D変換器

S

を有することを特徴とする協像装配。

内阻2002-290980

8

「翻求項8] 入射光量に対して自然対数的に変換され **電変換部に設けられた複数種類のカラーフィルタとを有** 5.電気信号を出力する複数の画菜と、核複数の画菜の光 **する固体樹俊菜子と、**

樹女母1~替女母5のいずれかに記載のA/D変換器

を有し、

【翻次項 9】 「前記固体協像素子が、前記カラーフィル 前記A/D変換器が、前記色信号の種類毎に設けられる ことを特徴とする協復装置。 2

タが各列毎に同一種類のカラーフィルタが備えられたス 前記固体極像素子の各列毎に、その列に備えられたカラ ーフィルタに応じた前記A/D変換器が設けられること を特徴とする翻水項8に記載の撥像装配。 トライプ型カラーフィルタを有し、

【発用の詳細な説明】 00011

ジタル個号に変換するためのA/D変換器に関するもの で、特に、対数変換出力を行う協像装置に設けられるA [発明の属する技術分野] 本発明は、アナログ信号をデ /D変換器及びこのA/D変換器を備えた協像装置に関

[0002]

ってCCD型とMOS型に大きく分けられる。CCD型 は光電荷をポテンシャルの井戸に蓄積しつつ、転送する ようになっており、又、MOS型はフォトダイオードの Dn接合容量に蓄積した低荷をMOSトランジスタを通 うな従来の固体機像素子は、発生した光電荷の電荷量に 比例した出力が出力されるため、ダイナミックレンジが して読み出すようになっている。しかしながら、このよ 【従来の技術】従来より使用されている固体勘像菜子に は、光電変換案子で発生した光電荷を読み出す手段によ 映いという欠点がある。 ಣ

【0003】 一方、本出願人は、ダイナミックレンジを 広くするために、入射した光量に応じた光電流を発生し うる感光手段と、光電流を入力するMOSトランジスタ と、このMOSトランジスタをサプスレッショルド亀湾 が流れうる状態にバイアスするバイアス手段とが備えら れることによって、入射光量に対して自然対数的に変換 された電気信号を出力することができる固体協像素子を 提案した(特開平3-192764号公報参照)。 \$

最優装団は、図15のように、まず、各種カラーフィル に変換された電気信号を出力する固体撮像案子を有する タが散けられた固体極像素子 1 から出力される電気信号 である色信号をA/D変換器101でデジタル信号に変 [発明が解決しようとする課題] このように自然対数低 換した後に、ホワイトバランス回路102に送出する。 [0004]

このとき、各色信号は、カラーフィルタの透過率が各色 によって異なるため、無度の対数値に対する出力レベル

を表した光電変換特性の傾きは等しいが、それぞれに異 なるオフセットを有した状態となる。

特性とするために、ホワイトバランス回路を設けて、A は、後段の信号処理回路(不図示)に送出されて、ヶ補 /D変換された各色信号のオフセットの補正を行う必要 【0005】よって、ホワイトバランス回路102にお セットを顕整することによって、ホワイトバランスが施 される。そして、ホワイトバランスが施された各色信号 正、マトリクス変換、エッジ強闘などが施される。この ように、従来の撮像装置は、各色信号を同一の光電変換 いて、デジタル個号に変換された色信号毎に、そのオフ

【0006】本発明は、固体撮像素子から出力される電 ンスを施すことができるA/D変換器を提供することを 気信号をデジタル信号に変換すると同時にホワイトパラ 目的とする。

[0007]

「雰囲を解決するための手段」上記目的を達成するため に、師水頃1に記載のA/D変換器は、入射光量に対し て自然対数的に変換された電気信号を出力する複数の画 **案子から出力される各種類の色信号を、各色信号の信号** レベルを複数の基準電圧と比較することによってデジタ ル信号に変換するA/D変換器において、前記複数の基 **素を備えるとともに各画素に複数種類のカラーフィルタ** を設けて前記電気信号を色信号として出力する固体機像 準電圧を生成するために与えられる第1電圧と第2電圧 の値が前記色信号の種類に応じて異なるが、該第1電圧 と該第2電圧の差は一定のままであることを特徴とす 【0008】このようなA/D変換器において、固体協 となる第1個圧及び第2個圧が、G信号が入力される場 合、VDD、VSSとなる第1電圧及び第2電圧が、B信号 が入力される場合、VID-△V2、VSS-△V2となる R信号が入力される場合、VDD+△V1、VSS+△V1 第1億圧及び第2電圧が、それぞれ与えられるようにす 像菜子よりRGBの色信号が出力されるとき、例えば、

前記基準電圧を生成する基準電圧生成回路とを有する並 【0009】このとき、簡次頃2に記載するように、複 に与えられる前配第1電圧及び前配第2電圧の値が前記 色属号の種類に応じて異なるが、該第1電圧と該第2電 数の比較器と、該複数の比較器それぞれに与える複数の 列比較方式のA/D変換器とし、前記基準電圧生成回路 圧の登は一定のままとなるようにしても構わない。

号の種類に応じて異なるが、該第1億圧と該第2億圧の 【0010】又、翻次国3に記載するように、複数の比 較器と、 該複数の比較器それそれに与える複数の前記基 較方式のA/D変換器とし、前記基準電圧生成回路に与 **準電圧を生成する基準電圧生成回路とを有する直並列比** えられる前記第1電圧及び前記第2電圧の値が前記色信

茎は一定のままとなるようにしても構わない。

れて成る基準電圧生成回路をパイアスする第1電圧及び ることができる。よって、分解能が一定の状態でデジタ **ル信号に変換するとともに、各種類の色信号のオフセッ** ト電圧を除去することができるので、A/D変換器で色 で、各抵抗の接続ノードに現れるとともに比較器に与え 【0011】即ち、この額求項2又は翻求項3に記載す **るように構成することで、2×個の抵抗が直列に接続さ** られる2×-1の基準電圧を色信号毎に異なるものとす 第2電圧を、色信号の種類毎に異なるものとすること **同号にホワイトバランスを施すことができる。**

【0012】又、翻水頃4に記載するように、前記固体 核比較器の比較結果に応じて各ピット毎に前記基準電圧 る逐次比較方式のA/D変換器とし、前記D/A変換器 に与えられる前記第1電圧及び前記第2電圧の値が前記 色信号の種類に応じて異なるが、該第1電圧と該第2電 を生成して前記比較器に出力するD/A変換器とを有す 協像素子からの出力を各ビット毎に比較する比較器と、 圧の差は一定のままとなるようにしても構わない。

る。よって、各種類の色信号のオフセット電圧を除去す 【0013】このようにすることで、比較器で固体撮像 素子からの出力を比較して次の下位ビットの値を求める A変換器が動作するとき、アナログ変換して得られる基 **準電圧を、色信号の各種類に応じた値とすることができ** ることができるので、A/D変換器で色信号にホワイト ために、比較器に与える基準電圧を生成するようにD、 パランスを施すことができる。

【0014】欝水項5に記載するように、前記色信号の 各種類毎に与えられる前配第1電圧及び前記第2電圧

れるとともに、前記第1電圧及び前記第2電圧が、入力 は、前記色信号の各種類毎のオフセット電圧に応じた値 とすることで、ホワイトバランスが施される。又、糖求 項6に記載するように、前記複数種類の色信号が入力さ された前記色信号の種類毎に切り換えられるようにして も嫌わない。

項1~翻次項6のいずれかに記載のA/D変換器と、を の画素と、該複数の画素の光電変換部に設けられた複数 **種類のカラーフィルタとを有する固体撮像素子と、請求** 対して自然対数的に変換された電気信号を出力する複数 【0015】額求項7に記載の協俊装置は、入射光量に 有することを特徴とする 【0016】 糖水項8に記載の固体協像装置は、入射光 量に対して自然対数的に変換された電気盾号を出力する 複数の画素と、該複数の画素の光電変換部に設けられた と、を有し、前記A/D変換器が、前記色信号の種類毎 複数種類のカラーフィルタとを有する固体撮像素子と、 請求項1~請求項5のいずれかに記載のA/D変換器 い設けられることを特徴とする。

【0017】このような撮像装置において、請求項9に 記載するように、前記固体撥像素子が、前記カラーフィ

ය

ルタが各列毎に同一種類のカラ・・フィルタが備えられた ストライブ型カラーフィルタを有し、前記固体撮像素子 の各列毎に、その列に備えられたカラーフィルタに応じ た前記A/D変換器が設けられるようにしても構わな

像装置は、A/D変換器において、固体協像素子から出 カされる色信号をデジタル信号に変換するとともに、ホ ワイトバランスを施すことができる。よって、ホワイト 【0018】 騎水頃7~請水頃9のように構成された撮 パランス回路をA/D変換器の後段に設ける必要かな

【発明の実施の形態】本発明の実施形態について、以下 00191

[0020] 図1は、本実施形態における撮像装置の内 部構成を示すプロック図である。図1の機像装置は、R GB (Red Green Blue) のカラーフィルタが設けられた 複数の画素がマトリクス状に配置された固体機像素子 1 に変換された電気信号である各色信号が与えられてデジ タル信号に変換するA/D変換器2と、固体極<mark>俊素子</mark>1 からの各色信号の出力タイミングに同期してA/D変換 器2に与える直流電圧VDD, VSS (VDD>VSS)の切り と、該固体協像素子 1から入射光量に対して自然対数的 換えを行う制御部3とを有する。

~G目と、 固素 G11~G目の各列毎にその出力倒に接続 【0021】<固体協像素子の構成>ます、このような 構成の撮像装置における固体撮像素子1について、以下 は、フォトダイオードなどの懸光菜子を有する画素G11 された信号線11-1~11-mと、信号線11-1~ 2-mと、画案G11~G目に後述するバルス信号 ΦV を 与えることによって行毎に信号線11-1~11-mに 3a-1~13a-m, 13b-1~13b-m以後的 信号を出力回路14に送出させる水平走査回路16とを 部の構成を概略的に示している。図2の固体撮像素子1 11-mのそれぞれに接続された定電流源12-1~1 出力信号を出力させる垂直走査回路15と、バッファ1 するパルス信号 Φ P を与えることによって画素毎に出力 に説明する。図2は二次元のMOS型固体協像素子の-有する。即ち、画素Gab(a:1≦a≦mの自然数、

b:1≦b≤nの自然数)からの出力が、それぞれ、個 号線11-aを介して出力されるとともに、この信号線 11-aに接続された定電流源12-aによって増幅さ

て、個号線11-1~11-mからのノイズ個号が、そ [0022] 又、信号線11-1~11-mのそれぞれ に、スイッチS1-1~S1-m及びスイッチS2-1 S 1 - mを介して、信号線 1 1 - 1 - 1 1 - mからの映 像信号が、それぞれ、キャパシタC1-1~C1-mに 与えられる。又、スイッチS2-1~S2-mを介し ~S 2-mが接続される。そして、スイッチS 1-1

内阻2002-290980

3

又、キャパシタC2-1~C2-mに与えられてサンプ キャパシタC1-1~С1-mに与えられてサンブルホ ルホールドされたノイズ信号は、それぞれ、バッファ1 3 b — 1 ~ 1 3 b — mを介して、出力回路 1 4 に与えら 1~13a-mを介して、出力回路14に与えられる。 れぞれ、キャパシタC2-1~C2-mに与えられる。 一ルドされた映像信号は、それぞれ、バッファ138

[0023] このように構成される固体協像素子1にお フィルタが設けられた画菜から、それぞれ、R価号、G いて、図示していないが、画菜G11~G目の各画茶の光 電変換部分に赤色、緑色、青色の3原色のカラーフィル 信号、B信号が出力される。又、一般的には、赤色の力 イルタが設けられた 1つの画茶、緑色のカラーフィルタ が多い。尚、本実施形態では理解を容易にするため、そ れぞれのカラーフィルタが設けられた。3つの画素を1組 タが設けられる。 このように赤色、緑色、 竹色のカラー **が設けられた2つの画素を 1組とした構成とされること** ラーフィルタが散けられた1つの画案、特色のカラーフ とした構成であるものとして説明する。

【0024】1. パッファの構成

3a-1~13a-m, 13b-1~13b-mに相当 2-mに相当する)との複貌ノードにゲートが複貌され たNチャネルのMOSトランジスタQ1と、MOSトラ ルのMOSトランジスタQ2と、MOSトランジスタQ -m, S2-1~S2-mに相当する) とキャパシタC (図2のキャパシタC1-1~C1-m, C2-1~C **ンジスタ 0.1のソースにドレインが接続されたNチャネ** 2のソースにドレイン

が被称された

NチャネルのMOS バッファ13a-1~13a-m及びバッファ13b-1~13b-mは、図3のように、MOSトランジスタ で辞成される。 即ち、パッファ13(図2のパッファ1 する) は、スイッチS (図2のスイッチS 1-1~S 1

MOSトランジスタQ2がスイッチとして動作する。M ンには、直流電圧VIDが印加される。更に、MOSトラ [0025] そして、MOSトランジスタQ1のドレイ ンジスタの2のゲートにパルス信号のPが与えられて、 トランジスタQ3とで構成される。

0Sトランジスタ 03のゲートには直流電圧が印加され るとともに、ソースに直流電圧VSSが印加されて、MO SトランジスタQ3が定電流激として動作する。又、M OSトランジスタQ2のソースとMOSトランジスタQ 3のドレインとの被続ノードが、バッファ 1 3の出力と

[0026] 2. 出力回路の構成

温度補正回路20aと、キャパシタC2-1~C2-m ファ13a-1~13a-mを介して胴番に与えられる でサンプルホールドされたノイズ信号がバッファ 13 b 又、出力回路14は、図4のように、キャパシタC1-1~C 1-mかサンプンポールドかれた収録信息がパッ

ය

転増幅回路で構成される。即ち、一端に直流電圧VSSが 又はノイズ信号が与えられる差動増幅回路22とで構成 -1~13b-mを介して順番に与えられる温度補正回 **個号が非反転入力増子に入力されるとともに温度補正回** 路20bで過度補正されたノイズ信号が反転入力増子に 入力される登動増幅回路21とから構成される。尚、温 度補正回路20a,20bで温度補正するために基準と 【0027】このように構成される出力回路14におい て、温度補正回路20a,20bが、図5のような非反 力増子が接続されるとともに非反転入力増子に映像信号 される。そして、抵抗Rbの他端が差動増幅回路22の 路20bと、温度補正回路20aで温度補正された映像 印加される抵抗R8と、抵抗R8の街端に一端が接続さ れた抵抗Rbと、抵抗Ra,Rbの接続ノードに反転入 なる温度は、撮像装置内部の雰囲気温度のことである。 出力増子に接続される。

ともいずれか一方を感過抵抗とすることによって、非反 転増幅回路の利得を雰囲気温度に反比例させた値にする ことができる。よって、過度補正回路20a,20bに 【0028】このように温度補正回路20a, 20bを おいて、映像信号及びノイズ信号に、雰囲気温度に対し て反比例させた値を乗算することで、温度補正を行うこ 反転増幅回路で構成するとき、抵抗Ra,Rbの少なく

のようにして、画素の吸度パラッキなどによって発生す 与えられることによって、遊動増幅回路21よりノイズ 成分が減算された映像信号を出力することができる。こ るノイズ成分が除去された映像個号が出力回路14より 差動増幅回路21の非反転入力端子及び反転入力端子に て温度補正された映像信号及びノイズ信号がそれぞれ、 出力される。

【0029】更に、過度補正回路20a, 20bにおい

説明する。図6は、本例の画素の内部構成を示す回路図 図2の固体協像素子1の画素の第1例について、以下に 【0030】3. 画森の構成の第1例

に、MOSトランジスタT4のソースにMOSトランジ スタT1のゲート及びドレインとMOSトランジスタT 2のゲートが複続される。又、MOSトランジスタT2 1 (図2の信号級11-1~11-mに相当する) に接 続される。尚、MOSトランジスタT1~T4は、その バックゲートが複雑されたNチャネルのMOSトランジ **【0031】図6の画様において、カソードに直流亀圧** VPDが円甘されたフォトダイオードPDのアノードにM のシースには、MOSトランジスタT3のドレインが樹 続され、MOSトランジスタT3のドレインが個号綴1 OSトランジスタT4のドレインが接続されるととも

င္ဟ **♦VPSが入力され、MOSトランジスタT3のゲートに** 【0032】MOSトランジスタT1のソースには信号

ートに個号すSが入力され、MOSトランジスタT2の された画業において、MOSトランジスタT3及び信号 線11を介して、一端に直流電圧APSが印加された定電 る。よって、MOSトランジスタT3がONのとき、M はゆVが入力される。又、MOSトランジスタT4のゲ ドレインに直流電圧VbDが印加される。いのように構成 第월12 (図2の定典第월12-1~12-mに福当す OSトランジスタT2はソースフォロワのMOSトラン ジスタとして動作し、定電流源12によって増幅された 5) が、MOSトランジスタT2のソースに接続され

1をサブスレッショルド領域で動作させるための電圧を 【0034】まず、図6のような画素が協像を行うとき 光亀流が発生し、MOSトランジスタのサブスレッショ 【0033】このような構成の画業による撮像動作及び 信号 ØVPSは2 値の電圧信号で、MOSトランジスタT ハイレベルとし、この電圧よりも低くMOSトランジス タT1にハイレベルの個号φVPSを与えた時よりも大き の動作を説明する。尚、個号ゆるは撥像動作の間、常に ハイレベルであり、MOSトランジスタT4がONの状 糖である。そして、MOSトランジスタT1がサブスレ ッショルド領域で動作するように、MOSトランジスタ ルド特性により、MOSトランジスタT1,T2のゲー T1のソースに与える信号 ΦVPSをハイレベルとする。 い電流が流れうるようにする電圧をローレベルとする。 数度パラッキ後出動作について、以下に説明する。倚、 このとき、フォトダイオードPDに光が入射されると、 トに光電流を自然対数的に変換した値の亀圧が発生す 個号を個号線11に出力する。

ランジスタT3を介して信号線11に出力電流として出 オロワ型のMOSトランジスタとして動作するため、個 トダイオードPDへの入射光量が自然対数的に変換され [0035] そして、MOSトランジスタT3にバルス **信号 ΦV を与えることによって、MOSトランジスタT** 2は、そのゲート電圧に応じてソース電流を、MOSト カする。このとき、MOSトランジスタT2がソースフ 後、佰号&VをローレベルにしてMOSトランジスタエ 3をOFFにする。このように、MOSトランジスタT 2, T3を介して出力される映像信号は、MOSトラン ジスタT2のゲート電圧に比例した値となるため、フォ 号線 1 1には映像信号が電圧信号として現れる。その た信号となる。 8

説明する。まず、パルス信号 ΦV が与えられて映像信号 る。このとき、MOSトランジスタT1のソース倒より 【0036】次に、画森の密度パラツキを検出するとき の動作について、図7のタイミングチャートを参照して 負の電荷が流れ込み、MOSトランジスタT1のゲート 及びドレイン、そしてMOSトランジスタエ2のゲート が出力された後、信号

はSをローレベルにしてMOS ランジスタT4をOFFにして、リセット動作が始ま

に蓄積された正の電荷が再結合され、ある程度まで、M OSトランジスタT1のゲート及びドレインのポテンシ

タT1のソース電圧を低くすることで、MOSトランジ し、MOSトランジスタT1のゲート及びドレイン、そ してMOSトランジスタT2のゲートに蓄積された正の [0037] LPL, MOSIFYVYAPT10ゲート のリセット速度が遅くなる。特に、明るい被写体が急に に、MOSトランジスタT1のソースに与える信号 VV PSをローレベルにする。このように、MOSトランジス 暗くなった場合にこの傾向が顕著となる。よって、次 スタT1のソース倒から流入する負の電荷の量が増加 及びドレインのポテンシャルがある値まで下がると、 電荷が速やかに再結合される。」

[0038] Lot, MOSI PUZZAT 107-1 に、MOSトランジスタT1のボテンシャルの状態を基 て、MOSトランジスタT1のソースに与える信号 VV PSをハイレベルにすることによって、MOSトランジス タT1のポテンシャル状態を基の状態に戻す。 このよう の状態にリセットした後、パルス個号φVをMOSトラ ンジスタT3のゲートに与えてMOSトランジスタT3 T2の特性のバラッキに起因する各画菜の感度のバラッ をONにすることによって、MOSトランジスタT1, 及びドレインのポテンシャルが、更に低くなる。そし キを表す出力電流が個号線11に出力される。

シスタT3を0FFにした後、個号め5をハイレベルに してMOSトランジスタT4を尊通させて協俊動作が行 【0039】このとき、MOSトランジスタT2かソー る。そして、個号φVをローレベルにしてMOSトラン スフォロワ型のMOSトランジスタとして動作するた め、信号線 11にはノイズ信号が電圧信号として現れ える状態にする。

図2の固体機像素子の画素の第2例について、以下に説 明する。図8は、本例の画森の内部構成を示す回路図で ある。尚、図6に示す画森と同様の目的で使用される素 子及び宿号線などは、同一の符号を付して、その詳細な [0040] 4. 画業の構成の第2例

図6の画素と同様の構成をしている。このような図8の 画案において、フォトダイオードPDのアノードに直流 SトランジスタT2のゲートに接続される。又、MOS た、MOSトランジスタエ4のゲートには信号 あるが与 【0041】図8に示すように、本実施形態では、画素 ンに信号すVPDが与えられるとともにそのソースがMO トランジスタT 1のソースにドレインが接続されるとと もにフォトダイオードPDのカゾードにソースが接続さ れたMOSトランジスタT4が設けられる。更に、MO SトランジスタT1のゲートには直流電圧VPGが印加さ 電圧VPSが白甘され、MOSトランジスタT1のドレイ の出力個を構成するMOSトランジスタT2,T3が、

9

特別2002-290980

1をサプスレッショルド領域で動作させるための電圧を **第1電圧とし、MOSトランジスタT1の関値のパラッ キを検出するために、直流電圧VPSに略等しい値となる** 【0042】このような構成の画素による機像動作及び **信号 ♦ VPDは 2 値の電圧信号で、MOSトランジスタ T** 密度パラッキ検出動作について、以下に説明する。尚、 和圧を第2個圧とする。

の動作を説明する。信号 ØVPDを第1粒圧として、MO SトウンジスタT1をサブスレッショルド協域で包作さ られる信号すSをハイレベルにし、MOSトランジスタ T4をONの状態にする。このとき、フォトダイオード PDに光が入射すると光間流が発生し、MOSトランジ スタのサブスレッショルド特性により、光電流を自然対 尚、このとき、フォトダイオードPDで発生した負の光 【0043】まず、図8のような画素が協像を行うとき せるとともに、MOSトランジスタT4のゲートに与え 数的に変換した値の電圧がMOSトランジスタT1のソ ース及びMOSトランジスタT2のゲートに発生する。 電荷がMOSトランジスタT 1のソースに流れ込むた

め、強い光が入射されるほどMOSトランジスタT1の ソース電圧が低くなる。

[0044] そして、'MOSトランジスタT3にパルス **同号∮Vを与えることによって、MOSトランジスタT** 2は、そのゲート毎圧に応じてソース観流を、MOSト ランジスタT3を介して信号線11に出力電流として出 カする。このとき、MOSトランジスタT2 かソースフ オロワ型のMOSトランジスタとして動作するため、個 号級11には映像個号が粗圧信号として現れる。その

トダイオードPDへの入射光量が自然対数的に変換され 後、個号φVをローレベルにしてMOSトランジスタT 3をOFFにする。このように、MOSトランジスタエ 2, T3を介して出力される映像信号は、MOSトラン ジスタT2のゲート電圧に比例した値となるため、フォ た個号となる。

【0045】次に、画森の窓度パラツキを検出するとき が出力された後、個号すSをローレベルにしてMOSト る。そして、信号すVPDを第2位氏にして、MOSトラ の製作について、図9のタイミングチャートを参照して ランジスタT4をOFFにして、リセット動作が始ま

ンジスタT 1のドレイン・ソース間に負の配荷を蓄積さ

【0046】次に、信号φVPDを第1電圧に戻すと、こ ソース間の閾値電圧によって決まる。このように、MO の蓄積された負の配荷が信号すVPDの信号線に流れ出し て、MOSトランジスタT1のソースに負の配荷が密稿 された状態になる。この負の電荷の蓄積量は、ゲート・

と、MOSトランジスタT3のゲートにバルス信号 VV SトランジスタT1のソースに負の配荷が蓄積される

റ്റ

を与えてノイズ信号を読み出す。

3

【0047】このとき、税み出されたノイズ信号は、MOSトランジスタT1の関値電圧に応じた値となるため、これにより、各回薬の態度のバラッキを後出することができる。そして、信号々VをローレベルにしてMOSトランジスタT4を導過させて協議

助作が行える状態にする。

【0048】尚、各画茶の構成について、図6又は図8 に示すような回路構成の画茶に限定されるものでなく、 倒えば、MOSトランジスタT2以降に積分回路を設け た回路構成の画茶としても構わない。又、固体機像菜子 をNチャネルのMOSトランジスタで構成されるようにし 予キネルのMOSトランジスタで構成されるようにしても構わない。 [0049] 又、本英施形態において、固体機像素子の構成を図2のような構成としたが、映像信号やノイズ信号をセンブルホールドする回路が省略された構成の固体が変素子でも構力ない。又、映像信号やノイズ信号をサンブルホールドする回路についても、図2のような構成に限定されるものではない。又、過度補正回路について、図5のような非反転泊機回路で構成されたものに限定するものではなく、反転泊機回路や登野油機回路で構成したものではなく、反転泊機回路や登野油機回路で構成したものでも構力ない。

【0050】5. 固体協像菓子の動作 このような構成のエリアセンサにおいて、図10に示す カイミグチャートに基づいて動作を財明する。まず、 垂直本色回数15より画数Glk~Glk(k:1≦k≦n の自然数)にバルス信号もソか与えられて、画数Glk~ Glk 上り信号数11-1~11-mに投像信号が出力される。 たると、スイッチS1-1~S1-mがのNとされて、 キャバシクに1-1~C1-mに出力された映像信号が サンブルホールドされる。このとを、スイッチS2-1 ~S2-m及びバッファ13a-1~13a-m, 13 トー1~13b-m内のMOSトランジスタQ2は、 PFである。このように、映像信号がキャバシクC1・1 1~C1-mにサンブルホールドされると、スイッチS

[0051] 次に、再び垂直走差回路15より回案Clk ~Gukにバルス信号ないが与えられて、回森Glk~Guk より信号線11-1-11-mにノイズ信号が出されると、スイッチS2-1~S2-mがONとされて、キャバシタC2-1~C2-mに出力されたノイズ信号がサンブルホールドされる。このとき、スイッチS1-1~S1-m及びバッファ13a-1~13a-m,13b-1~13b-m,13b-1~13b-mの外のNングタQ2は、0FFである。このように、ノイズ信号がキャバシタC2ー1~C2-mにサンブルホールドされると、スイッチS2-1~S2-mをOFFにする。

[0052]そして、キャパシタC1-1~C1-mに 50

の通過率などによって、同一の照度においてもその出力

画菜G1k~Gabからの映像信号が、キャパシタC2-1~C2-mに画菜G1k~Gabからのノイズ信号が、それぞれケンルホールドされると、水平走査回路16よりバッファ13a-1,13b-1内のMOSトランジスタQ2のゲートにバルス信号をPが与えられて、MOSトランジスタQ2をONにする。よって、出力回路14に、画菜G1kからの映像信号及びノイ活号に基づいて、密度のバラッキにようノイズの分が補正されて出力される。そして、次に、水平走査回路16よりバッファ13a-2,13b-2内のMOSトランジスタQ2をOバース信号を多ちなるのが、水不信号に基づいて、出力ののバラッキによるノイズの分が補正された以ファ13a-2がのスピーと、加入信号をPが与えられて、MOSトランジスタQ2をONにして、出力回路14より画菜G2kの影度のバラッキによるノイズの分が補正された映像信号が出力され

[0053] 同様に、水平走巻回路16より、バッファ13a-3~13a-m、13b-3~13b-m内のMOSトランジスタQ2のゲートに、バルス信号ゆPが扇及与えられることによって、磁度のバラッキ補正が簡された固葉G3k-G4からの映像信号が、出力回路14より出力される。そして、回菜G1k-G4kりの映像信号が、成た個様にはれて、原次、出力回路4より出力されると、次に個様G1kは1)~Gm(k+1)の映像信号が回接に、原次、出力回路4より出力されると、次に加速G1k+1)の呼吸信号が回接に、原次、出力回路4より出力される。

【0054】<A/D変換器の構成>次に、A/D変換器の上ついて、以下に説明する。図11は、A/D変換器の内部構成を示すプロック回路図である。尚、本実施器をでは、並列比較方式のA/D変換器を例にして説明

[0055] 図11に示す人/D変換器2は、RGB信号毎に印加する直流電圧VDD、VSSを切り換えるスイッチSW1、SW2と、直列に接続された×+1(×+1=2°) 個の超抗R0~Rxと、超抗R0×ー1)と超抗R1、布抗R1と超抗R2、一、超抗R(×-1)と超抗Rxをれぞれの接続ノードに発生する電圧V1、V2、…、Vxが反転入力端子に印加されるコンバレータC1、C2、…、Cxと、コンパレータC1~Cxの出力が入力されるエンコーグ50とを有する。

(0056]ます、スイッチSW1,SW2によって、R、G、B信号毎に選択されて抵抗R、Rのに印加される直流租EVD,VSSについて設明する。例えば、協俊装置の極級組結時や生産時なとに切り設定を行う際、R信号、G信号及びB信号が図12のような関係になったとする。尚、図12はR信号、G信号及びB信号とかの関係を示すグラフで、照度が対数関数となる片対数グラフである。又、B信号、G信号及びB信号は、それぞれ、出力回路14(図2)で温度相正が行われるため、図12のように、その値きが等しくなる。しかしながら、カラーフィルタ

4

信号の信号レベルが異なる。

23

[0057]今、各信号の同一の照度における信号レベルの窓が、R信号と信信もの間でムV1(ΔV1≧0)、G信号とB信号の間でムV2(ΔV2≧0)とする。このとき、スイッチSW1の後点のに直流電圧VDD・ムV2が与えれるともに、スイッチSW2の後点はに直流電圧VSS+ΔV1、接点しに直流電圧VSS、後点にに直流電圧VSS+ΔV1、接点しに直流電圧VSS、後点にに直流電圧VSS+ΔV1、数点しに直流電圧VSS、後点にに直流電圧VSS+ΔV2が与えられる。このスイッチSW1, SW2の接点a, b, cの切り換え動作は、衝御部3によって倒御される。

[0058]そして、R信号が入力されて、コンパレータC1~Cxの非反転入力増子に与えられるとき、スイッチSW1によって直流電圧VDD+ΔV1が遊択されて、盆がRXに印加されるとともに、スイッチSW2によって直流電圧VSDが避択されて、塩がRXに印加されるともに、スイッチSW2によって直流電圧VDDや避扱されて、塩がRXに印加される。更に、B信野に入力されて、コンパレータCVSが遊択されて、塩がRXに印加される。更に、B信野に入りか選択されて、コンパレータC1~Cxの非反転入力増子に与えられるとき、スイッチSW2によって直流電圧VDDームV2が選択されて、コンパレータC1~Cxの非反転入力増子に与えられるとき、スイッチSW1によって直流電圧VDDームV2が選択されて、超がRXに印加される。

が選択されて、超がR0に印加される。

が出いた。スイッチSW2によって直流電圧VDDームV2が選択されて、塩がR0によって直流電圧VDDで表述の正式ともに、コースの非正式の正式によって直流電圧VDDームV2が選択されて、超がR0に回加されると

[0060]よって、例えば、照度しにおけるR信号、G信号、B信号それぞれが、顧者に入力されるとする。このとき、照度しの入射光が光電変換されて得られた出力レベルがVL+ Δ V1となるR信号がA/D変換器2に入力されると、今、VLが、VSS+ $K \times \Delta$ V $2 \times \Delta$ VL<VSS+ $(K+1) \times \Delta$ V/2。 $(0 \le K \le X)$ を満たさき、コンパレータC1~Ckの出力がハイレベルになる。そして、エンコーグ50において、整数kが2端符号にされて出力される。

【0061】又、無度Lの入射光が光電変換されて得られた出力レベルがVLとなるG盾号がA/D変換器2に入力されると、出力レベルがVL+ΔV1となるR信号と同様に、コンパレータC1~Ckの出力がハイレベルになり、エンコーダ50において、整数kが2進符号化になり、エンコーダ50において、整数kが2進符号化

特開2002-290980

8

されて出力される。更に、原度しの入射光が光幅変換されて倍られた出力レベルがVLームV2となるB信号がA/D変換器2に入力されると、出力レベルがVL+AV1となるR信号と同様に、コンパレータC1~Ckの出力がハイレベルになり、エンコーグ50において、整数kが2維符号にされて出力される。

[0062] このように、RGB信号はそれぞれコンパレータC1~Cxで電圧比較される段階で、オフセット電圧が補正された状態となる。よって、エンコーダ50に入力されるコンパレータC1~Cxからの出力は、色信号の種類に関わらず、その画茶への入射光の照度に対して一定の関係を保つため、各色信号に対するエンコーダ50の出力と入射光の照度の対数値との関係を表すグラフを同一直線上に表すことができる。このように、A / D変換器2において、各色信号をデジタル信号に変換するとともに、ホワイトバランスを行うことが可能とな

[0063]このように、本実施形態では、A/D変換器として並列比較方式のA/D変換器を用いて説明したが、直並列方式以達次比較方式のA/D変換器を用いても構わない。以下に、直並列方式のA/D変換器を用いた例と、逐次比較方式のA/D変換器を用いた例と、では認明する。

[0064]まず、A/D変換器2に直並列比較方式のA/D変換器を用いた例について、図面を参照して設明する。図13は、この例におけるA/D変換器の内部構成を示すプロック回路図である。尚、本例では、説明を預単にするために、4ビットのデジタル信号に変換するA/D変換器を例にして説明する。

印加する直流電圧VID, VSSを切り換えるスイッチSW [0065] 図13のA/D変換器は、RGB信号毎に 1, SW2と、直列に接続された16個の抵抗R1~R 16と、抵抗R4と抵抗R5、抵抗R8と抵抗R9、抵 抗R12と抵抗R13それぞれの接続ノードに発生する 電圧V4, V8, V12が反転入力増子に印加されるコ ンパレータCal, Ca2, Ca3と、コンパレータC イッチS01~S03と、抵抗R5~R8による3つの複貌 ノードに接続されたスイッチS11~S13と、抵抗R9~ R12による3つの接続ノードに接続されたスイッチS ドに被続されたスイッチS31~S33と、スイッチS01~ 31と接続されたコンパレータCb1と、スイッチS02~ 32と接続されたコンパレータCb2と、スイッチS03~ 33と複載されたコンパレータCb3と、コンパレータC b1~Cb3の出力が入力されるエンコーダ50bとを **抵抗R 1~R 4による3つの接続ノードに接続されたス** 21~S23と、超抗R 1 3~R 16による3つの極貌/a1~Ca3の出力が入力されるエンコーダ50aと、

【0066】そして、この直並列比較方式のA/D変換 50 器では、エンコーダ50aより上位2ピットの信号が出

~ (0011) の4ピットのデジタル信号が出力され

[0067]又、固体破像来子1の出力レベルが電圧V 4以上で且つ電圧V8より低く、エンコーダ50aより 出力される上位2ピットが (01)となるとき、スイッ チS11~S13かONとされる。そして、超抗R5と超抗 R6、塩抗R6と塩抗R7、塩抗R7と塩抗R8キれぞ れの複続ノードに現れる電圧V5、V6、V7が、スイッチS11, S12、S13をかして、コンパレータCb1, Cb2, Cb3それぞれの反能入力増子に入力される。 よって、固体磁像素子1(図1)の出力レベルが電圧V 5、V6、V7と比較されて、この図13に示すA/D な機器より (0100)~(0111)の4ビットのデジタル信号が出力される。

[0068]又、固体機像菜子1の出力レベルが電圧V 8以上で且つ電圧V12より低く、エンコーグ50aよ り出力される上位2ピットが (10) となるとき、スイ ッチS21~S23かONとされる。そして、抵抗R9と抵 抗R10、抵抗R10と抵抗R11、抵抗R11と抵抗 R12それそれの後続ノードに現れる電圧V9, V1 0, V11が、スイッチS21, S22, S23を介して、コンパレータCb1, Cb2, Cb3それぞれの反転入力 増子に入力される。よって、固体機像菜子1(図1)の 出力レベルが電圧V9, V10, V11と比較されて、この図13に示すA/D変換器より (1000)~(1

[0069] 更に、固体破像業子1の出力レベルが電圧 V12以上で、エンコーグ50aより出力される上位2 ビットが (11) となるとき、スイッチS31~S33か0 Nとされる。そして、超抗R13と超抗R14、超抗R 14と超抗R15、超抗R15と超抗R16をれぞれの 優裁ノードに現れる電圧V13, V14, V15が、スイッチS31、S22, S33を介して、コンバレーヴCb 1, Cb 2, Cb 3 それそれの反転入が増子に入力される。よって、固体磁像菓子1(図1)の出力レベルが電 EV13, V14, V15と比較されて、この図13に 示すA/D破機器より (1100)~(1111)の4

ピットのデジタル個号が出力される。

 $[0 \ 0 \ 7 \ 0]$ このように動作する直並列比較方式のA/D 変換器とのD 変換器と同数、 $R \ GB \ BG \ D$ のような関係になったとすると、スイッチ $SW \ D$ の数点 a に直流電圧 $VDD + \Delta V \ D$ 、V スイッチ $SW \ D$ の数点 a に直流電圧 $VDD + \Delta V \ D$ 、V 表点 b に直流電圧 $VDD - \Delta V \ D$ が与えられるとともに、スイッチ $SW \ D$ の数点 a に直流電圧 $VS + \Delta V \ D$ 、V 数点 b に直流電圧 $VS + \Delta V \ D$ 数 もなられる。

って直流電圧VDDが選択されて、抵抗R.16に印加され よって直流電圧VIII-AV2が選択されて、抵抗R16 与えられるとき、スイッチSW1によって直流電圧VDD + Δ V 1 が選択されて、抵抗R 16に印加されるととも に、スイッチSW2によって直流電圧VSS+△V1か避 択されて、抵抗R 1に印加される。又、G信号が入力さ れて、コンパレータCa1~Ca3, Cb1~Cb3の 非反転入力端子に与えられるとき、スイッチSW1によ るとともに、スイッチSW2によって直流電圧VSSが過 択されて、抵抗R1に印加される。更に、B信号が入力 されて、コンパレータCa1~Ca3, Cb1~Cb3 の非反転入力端子に与えられるとき、スイッチSW1に **に印加されるとともに、スイッチSW2によって直流電** [0072]次に、A/D変換器2に逐次比較方式のA /D変換器を用いた例について、図面を参照して説明す る。図14は、この例におけるA/D変換器の内部構成 **【0071】そして、R信号が入力されて、コンパレー** タCa1~Ca3, Cb1~Cb3の非反転入力端子に EVSS−∆V2が選択されて、抵抗R1に印加される。 を示すプロック回路図である。

10 07 3] 図14に示す人/D変換器は、RGB信号毎に印加する直流電圧VDD, VSを切り換えるスイッチSW1、SW2と、固体粉像業子1から出力されるRGB信号が非反応入力増子に入力される出却のRGと、コンパレータ Cからの出力が入力される指御回路51と、個御回路51によって動作するとともにデジタル信号を出力する深次比較レジスタ52と、深次比較レジスか52より与えられる信号をアナログ信号に変換してコンパレータ Cの反転入力端子に送出するD/A 変換器53とを有する。

40 【0074】そして、この逐次比較方式のA/D変換器で4ビットのデジタル信号で変換されるものとすると、まず、逐次比較レジスタ52より与えられるデジタル信号に変換される。このとうがルがコンパレータ Cで比較される。このとき、コンパレータ Cの出力がハイレベルとなると、逐次比較レジスケ52よりデジタル信号(1100)が、又、コンパレータ Cの出力がローレベルとなると、逐次比較レジスケ52よりデジタル信号(1100)が、又、コンパレータ Cの出力がローレベルとなると、逐次比較レジスケ52よりデジタル信号(0100)が、又、コンパレータ Cの出力がローレベルとなると、逐次比較レジスク52よりデジタル信号(0100)が、D/A 変換器

17 / アンベルと国体協像素子 1 からの出力フステクロンパワー

[0075]又、このように4ビット自及び3ビット自の比較が行われると、次に、2ビット自の比較が行われる。 る。即ち、3ビット自の比較が行われる後、コンパレータCの出力がハイレベルとなると、逐次比較レジスタ521カデジタル信号(*110)が、又、コンパレータCの出力がローレベルとなると、逐次比較レジスタ52よりデジタル信号(*010)が、D/A変換器53に与えられてアナログ信号に変換されて、その信号レベルと固体機像養子1からの出力レベルがコンパレータCで比較される。尚、*は、0、1のいずれかであることを比較される。尚、*は、0、1のいずれかであることを

【0076】そして、最後に、2ピット目の比較が行われた後、コンパレータ Cの出力がハイレベルとなると、窓次比較レジスタ 52 よりデジタル信号(**11)が、又、コンパレータ Cの出力がローレベルとなると、窓次比較レンスタ 52 よりデジタル信号(**01)が、D/A変換器53に与えられてアナログ信号に変換されて、その信号レベルと固体複像業子1からの出力レベルがコンパレータ Cで比較される。

[0077]このように、デジタル佰号に変換するために、4ビット目から節に決定していく際、1ビット目の比較が終了するまで、コンパレータCの非反転入力増予に与えられる固体磁像素子1の出力はサンプルホールドされる。そして、1ビット目の比較が終了すると、変次比較レジスタ52より決定した4ビットのデジタル佰号を出力するとともに、固体磁像素子1からの次の出力のデジタル変換を行う。

[0079] そして、R信号が入力されて、コンパレータCの非反転入力端子に与えられるとき、スイッチSW 1, SW2によって直流電圧VDD+△V1, VSS+△V 1かぞれぞれ避択されて、D/A変換器53に印加され 5。又、G信号が入力されて、コンパレータ Cの非反転 入力端子に与えられるとき、ス⁴ッチSW1, SW2に よって直流電圧VDD, VSSかぞれぞれ避択されて、D/ A変換器53に印加される。更に、B信号が入力され て、コンパレータ Cの非反転入力端子に与えられると き、スイッチSW1, SW2によって直流電圧VDD-△ V2, VSS-△V2がそれを形式。可に高流電圧VDD-△ W2, VSS-△V2がそれを記載によって直流電圧VDD-△ W3, VSS-△V2がそれを記載によって直流電圧VDD-△ W3, USS-△V2がそれを記載によって直流電圧VDD-△ W3, USS-△V2がそれを記載によって直流電圧VDD-△ W3, USS-△V2がそれを記載を記述る。

[0080]尚、本実施形態において、各色信号それぞ

(10)

時期2002-290980

れに対してA/D変換器に与える直流電圧を固定させているが、例えば、量天のときの屋外、 留天のときの屋外、 留天のときの屋外、 留天のときの屋外、 留天のときの屋外、 留下のそれぞれてむをの屋外、 間下のそれぞれでむをの屋外、 3人下のそれぞれでがしてA/D変換器に与える直流電圧の差AV 1 を、 AV 1 a、 AV 1 b、 AV 1 cのように切り換え、 又、 G信号とB信号それぞれに対してA/D変換器に与える直流電圧の差AV 2を、 AV 2 a、 AV 2 b、 AV 2 cのように切り換える。

【0081】よって、曇天のときの歴外での協僚を行った場合、A/D変換器にR信号が入力されると、直流電圧VDサムV1a及び直流電圧VSS+ΔV1aがスイッチSW1,SW2を介してA/D変換器に与えられ、A/D変換器にB信号が入力されると、直流電圧VDーΔV2a及び直流電圧VS>ΔV2aがスイッチSW1,SW2を介してA/D変換器に与えられる。

[0082]又、硝天のときの屋外での破像を行ったと きに人/D変換器にR信号が人力されると、直流配圧∨ 20 DD+△V1b及び直流電圧VSS+△V1bがスイッチS W1, SW2を介してA/D変換器に与えられ、A/D 変換器にB信号が入力されると、直流電圧VDD-△V2 b及び直流電圧VSS-△V2bがスイッチSW1, SW 2を介してA/D変換器に与えられる。

構わない。
[0084]又、固体協会漢子において、ストライブ型カラーフィルタのように、列毎に同一種類のカラーフィルタのように、列毎に同一種類のカラーフィルタが設けられる場合、A人D変換器を列毎に設けても40 良い。即ち、並列比較方式のA人D変換器が用いられるとともに、RGBのカラーフィルタが紹けられた列には、この列の各画薬からの出力であるR個号が入力されるA/D変換器において、抵抗R0,Rxのそれぞれに直流電圧VSS+AV1,VD0+ΔV1が印加される。

10.0851 X、このとを、Gのカラーフィルケが扱けられた列には、この列の各画素からの出力であるG信号が入力されるA/D変換器において、塩抗R0,Rxのそれぞれに直流電圧VS、VDのが印加される。更に、B50のカラーフィルケが設けられた列には、この列の各画素

特題2002-290980

(12)

【図5】図4の出力回路に設けられた温度補正回路の内 【図6】図2の固体協像素子に設けられた画素の構成を

部構成を示す回路図。 からの出力であるB信号が入力されるA/D変換器にお いて、抵抗RO, Rxのそれぞれに直流既圧VSS-ΔV 2, VDD-AV2が印加される

【0086】又、本実施形態では、協偽装配に設けられ た固体機像素子に、RGB系のカラーフィルタを用いた 固体協像素子としたが、CMY (Cyan Magenta Yello w) 系のカラーフィルタを用いた固体協<mark>億素子としても</mark>

[0087]

群わない。

【図10】図2の固体協像素子の動作を示すタイミング

【図9】図8の画案の動作を示すタイミングチャート。

示す回路図の一角。

に、並列比較方式のA/D変換器を用いたときの内部構

【図11】図1の撮像装置に散けられたA/D変換器

チャート。

2

【図8】 図2の固体協像素子に散けられた画素の構成を

【図7】図6の画菜の動作を示すタイミングチャート。

示す回路図の一名。

って、固体協像素子より出力される色信号の種類毎に発 生するオフセット電圧を、A/D変換器で除去すること に散けられたとき、従来のように、A/D変換器の後段 にホワイトパランスを施すための信号処理回路を設ける て、デジタル信号に変換する際の基準電圧が異なる。よ かできるため、A/D変換器でホワイトパランスを施す ことができる。又、このようなA/D変換器が撮像装配 【発明の効果】本発明によると、A/D変換器におい て、固体複像素子より出力される色信号の種類に応じ 必要がなくなり、システムの簡略化を図ることができ

に、直並列比較方式のA/D変換器を用いたときの内部

構成を示すプロック回路図。

【図13】図1の協像装置に設けられたA/D変換器

【図12】色信号の関係を示すグラフ。

成を示すプロック回路図。

に、逐次比較方式のA/D変換器を用いたときの内部構

8

【図15】従来の楊俊装置の内部構成を示すプロック

成を示すプロック図。

【図14】図1の協像装置に設けられたA/D変換器

[図面の簡単な説明]

【図1】本発明の極像装置の内部構成を示すブロック

【図2】図1の協像装置に設けられた固体協像素子の内 的様成の一名を示すプロック回路図。

固体撮像菜子 A/D変換器

【作号の説明】

【図3】図2の固体極像案子に設けられたバッファの内 野様成を示す回路図。 【図4】図2の固体機像菜子に設けられた出力回路の内

[図5]

[図2]

[図 1]

:

[図15] [图10] [函] [図14] [図7] [図4] 82-1-82-m 61-1-81-m 440 182 183 Z . 4 z 3 3 3 82 / X8 8 [図8] [図3] [9図] 228

